

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-036297

(43)Date of publication of application : 09.02.2001

(51)Int.Cl.

H05K 13/04

(21)Application number : 11-208494

(71)Applicant : YAMAGATA CASIO CO LTD

(22)Date of filing : 23.07.1999

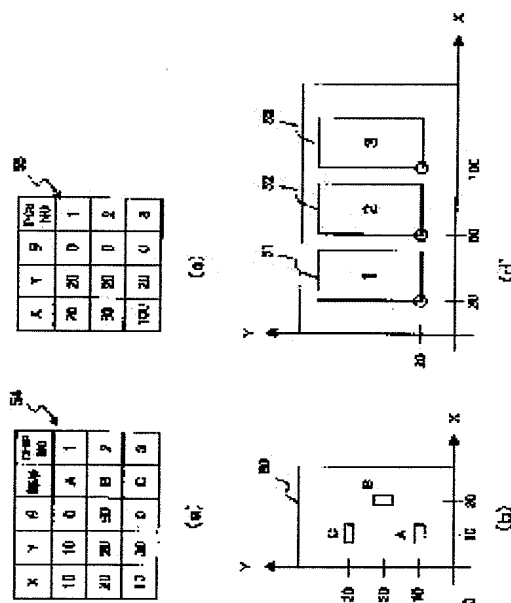
(72)Inventor : SUZUKI TAKASHI

(54) COMPONENT MOUNTING APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an apparatus and a method for mounting components wherein components can be efficiently mounted on multiple substrates by coordinate development processing and also data can be easily managed.

SOLUTION: In the method for mounting electronic components, CHIP-Nos. 1, 2, 3 of identification codes are applied to three components A, B, C on a coordinate data table 54 of a reference subordinate substrate in addition to coordinate data. PCB-Nos. 1, 2, 3 of identification codes in addition to offset data are applied to three subordinate substrates of an offset coordinate data table 55 of a main substrate where a plurality of substrates are to be made. Coordinate development is done from the coordinate data table 54 and the offset coordinate data table 55, and a component mounting program is automatically prepared from the developed coordinate data. The CHIP-Nos. and the PCB-Nos. are automatically transferred to the component mounting program. Based on the CHIP-Nos. and the PCB-Nos., the coordinate data table 54 can be recovered if needed to make fine adjustment of the coordinate data.



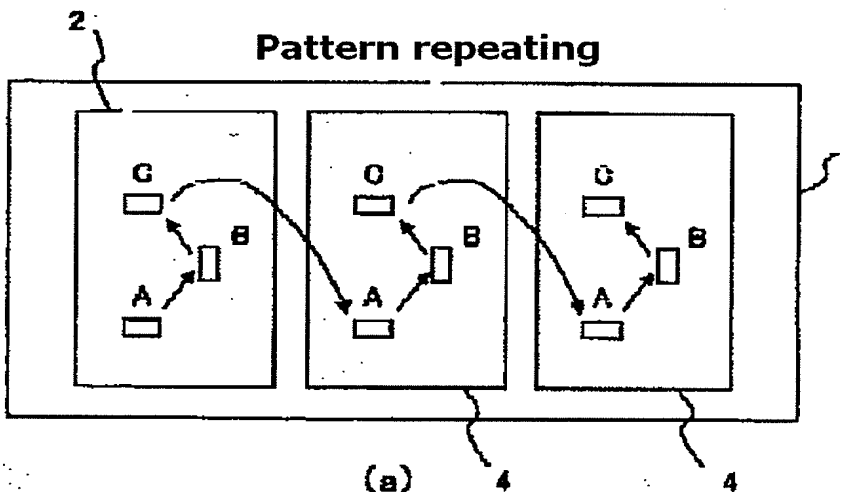
Japanese Unexamined Patent Application Publication No.
2001-36297

SPECIFICATION <EXCERPT>

[0004] FIG. 7 (a) is a diagram showing the operation in the mounting of components on such a board composed of multiple sub-boards, and particularly showing a method known as pattern repeating. In the pattern repeating method shown in the diagram, component mounting is sequentially repeated on a sub-board 2, a sub-board 3, and a sub-board 4 by specifying the coordinate data of the component mounting position which serves as a reference for the sub-boards, and the offset coordinate data of the respective sub-boards 2, 3, and 4 with respect to the main board 1.

DRAWINGS

FIG. 7



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-36297

(P2001-36297A)

(43) 公開日 平成13年2月9日(2001.2.9)

(51) Int.Cl.⁷

H 0 5 K 13/04

識別記号

F I

H 0 5 K 13/04

データコード^{*}(参考)

Z 5 E 3 1 3

審査請求 未請求 請求項の数2 O L (全 8 頁)

(21) 出願番号 特願平11-208494

(22) 出願日 平成11年7月23日(1999.7.23)

(71) 出願人 000178022

山形カシオ株式会社

山形県東根市大字東根甲5400番地の1

(72) 発明者 鈴木 隆司

山形県東根市大字東根甲5400番地の1 山

形カシオ株式会社内

(74) 代理人 100074099

弁理士 大昔 義之

Fターム(参考) 5E313 AA01 AA11 CC04 DD12 EE02

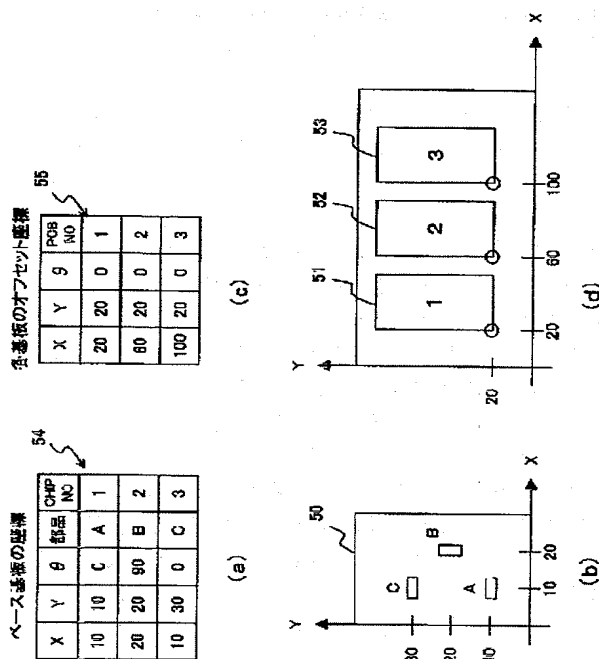
EE03 EE24 EE49 FF24 FF28

(54) 【発明の名称】 部品搭載装置

(57) 【要約】

【課題】座標展開処理で効率良く多面取り基板に部品を搭載でき且つデータ管理がし易い部品搭載装置及び方法を提供する。

【解決手段】基準子基板の座標データテーブル54の3つの部品A、B、Cには座標データの他に識別コードのCHIP-NO 1、2、3が付与される。多面取り親基板のオフセット座標データテーブル55の3つの子基板にはオフセットデータの他に識別コードのPCB-NO 1、2、3が付与される。座標データテーブル54とオフセット座標データテーブル55から座標展開処理して、この展開座標データから部品搭載プログラムを自動作成する。部品搭載プログラムにはCHIP-NOとPCB-NOが自動転記される。このCHIP-NOとPCB-NOに基づき、必要に応じて座標データテーブル54を復元し、座標データの微調整を行うことができる。



【特許請求の範囲】

【請求項1】 複数の子基板が接続してなる多面取り親基板の各前記子基板に複数の電子部品を夫々実装する部品搭載装置であって、

少なくとも、基準の子基板の複数の部品搭載座標データ、該複数の部品搭載座標データに対応する複数の前記電子部品名、及び該複数の電子部品名の識別コードからなる座標データテーブルを記憶する座標データ記憶手段と、

少なくとも、複数の前記子基板の前記多面取り親基板上におけるオフセット座標データ、及び各前記子基板の識別コードからなるオフセット座標データテーブルを記憶するオフセットデータ記憶手段と、該オフセットデータ記憶手段に記憶された前記オフセット座標データテーブルと前記座標データ記憶手段に記憶された前記座標データテーブルとに基づいて、前記多面取り親基板を1個の基板として処理する部品搭載プログラムのための全ての前記電子部品の搭載座標データを、前記オフセット座標データテーブル及び前記座標データテーブルに復元可能に展開する座標展開手段と、

を備えて該座標展開手段により展開された前記搭載座標データに基づいて前記多面取り親基板を1個の基板として前記電子部品の実装を実行するための部品搭載プログラムを作成して該部品搭載プログラムにより電子部品の実装を実行することを特徴とする部品搭載装置。

【請求項2】 複数の子基板が接続してなる多面取り親基板の各前記子基板に複数の電子部品を夫々実装する電子部品搭載方法であって、

少なくとも、基準の子基板の複数の部品搭載座標データ、該複数の部品搭載座標データに対応する複数の前記電子部品名、及び該複数の電子部品名の識別コードからなる座標データテーブルを記憶する部品データ記憶工程と、

少なくとも、複数の前記子基板の前記多面取り親基板上におけるオフセット座標データ、及び各前記子基板の識別コードからなるオフセット座標データテーブルを記憶する子基板データ記憶工程と、

該子基板データ記憶工程に記憶された前記オフセット座標データテーブルと前記部品データ記憶工程に記憶された前記座標データテーブルとに基づいて、前記多面取り親基板を1個の基板として処理する部品搭載プログラムのための全ての前記電子部品の搭載座標データを、前記オフセット座標データテーブル及び前記座標データテーブルに復元可能に展開する座標展開工程と、

を備えて該座標展開工程により展開された前記搭載座標データに基づいて前記多面取り親基板へ前記電子部品の実装を実行するための部品搭載プログラムを作成して該部品搭載プログラムにより前記部品の実装を実行することを特徴とする電子部品搭載方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多面取り親基板へ電子部品を搭載する部品搭載装置、方法、及びそのプログラムを記録した記録媒体に関する。

【0002】

【従来の技術】従来より、装置内に搬入される回路基板（以下、単に基板という）の上方の作業空間を前後左右に自在に移動する作業塔に、上下に移動自在な作業ヘッドを備えて、この作業ヘッドにより電子部品（以下、単に部品という）を基板に搭載する部品搭載装置がある。

【0003】ところで、小型の基板を1枚づつ搬送して部品を搭載していたのでは基板の搬送と位置決めに時間を取られて、生産効率が低下する。したがって、近年では、そのような小型の基板（子基板）を例えば4枚又は6枚というように複数枚を接続して親基板（多面取り基板）を形成し、この親基板を搬入して部品を搭載し、この搭載処理が終了して取り出された親基板を裁断して各子基板に分離するようにしている。

【0004】図7(a)は、そのような多面取り基板に部品を搭載する作業の動作を模式的に示す図であり、通称パターンリピートと言われる方法を示している。同図に示すパターンリピートの方法は、子基板の基準となる部品搭載位置の座標データと、親基板1上における各子基板2、3及び4のオフセット座標データを指定することで、部品の搭載を子基板2、子基板3、子基板4というように、基板ごとに順次繰り返して実行する。

【0005】図7(b)は、多面取り基板に部品を搭載する作業の動作の他の例を模式的に示す図であり、通称ステップリピートと言われる方法を示している。同図に示すステップリピートの方法は、上記同様に子基板の基準となる部品搭載位置の座標データと、親基板5上における各子基板6、7及び8のオフセット座標データを指定するが、パターンリピートのように基板毎に部品を搭載していくのではなく、部品A、部品B、部品Cというように部品毎に順次搭載処理を実行していく。

【0006】これに対して図7(c)は、更に多面取り基板に部品を搭載する作業の動作の他の例を模式的に示す図であり、通称座標展開処理と言われる方法を示している。同図に示す座標展開処理による方法は、各子基板12、13及び14の全ての部品A、A、A、B、B、B、C、C及びCの搭載位置の座標データをオフセット値を含む座標データとして個別に分解して集め、親基板11を1枚の基板と見なして、上記個別に分解した部品A、A～C及びCを搭載していくものである。

【0007】

【発明が解決しようとする課題】しかしながら、上述したパターンリピートやステップリピートの方法では、順次部品を搭載していく搭載位置の経路が定まっているために、部品搭載作業を実行する作業塔やこれを駆動するロボットアームなどの装置移動部の移動距離が制限さ

れ、更には順次搭載していく部品の組み合わせが制限されてしまうため、吸着ノズルの交換や部品の画像認識等の付帯作業の効率が低下し、部品搭載装置の性能を十分に引き出すことが出来ないという問題を有している。

【0008】一方、座標展開処理を行うと、部品搭載装置の性能を阻害する上述したような要因は解消するが、管理する座標データが子基板の数の分だけ増加してしまうため、生産に入る前に行う各部品の搭載位置を微調整するティーチング処理の際、或は搭載作業をシミュレーション又は実行して不具合を発見し搭載位置の修正や搭載部品の変更を行う際に、オペレータの作業工数が増加する。

【0009】例えば図7に示した例では、説明を分かり易くするために子基板を3枚と、これら3枚の子基板に夫々搭載する部品を3個として示しているが、例えば、子基板が6枚、これら6枚の子基板に夫々搭載する部品が10個であるとする、座標展開処理後のオペレータの作業工数は、パターンリピートやステップリピートの方法で行う場合の作業工数の6倍の作業工数に増加する。

【0010】このように、座標展開処理を行うと、部品搭載装置の性能を向上させることは出来るが、他方ではオペレータの作業工数が大幅に増加して、段取り作業の能率が低下するという問題を有していた。

【0011】本発明の課題は、上記従来の実情に鑑み、リピート方式のデータ管理のしやすさと座標展開処理の装置性能を十分発揮できることを両立させて効率良く多面取り基板に部品を搭載する部品搭載装置及び方法を提供することである。

【0012】

【課題を解決するための手段】先ず、請求項1記載の発明の部品搭載装置は、複数の子基板が接続してなる多面取り親基板の各上記子基板に複数の電子部品を夫々実装する部品搭載装置であって、少なくとも、基準の子基板の複数の部品搭載座標データ、該複数の部品搭載座標データに対応する複数の上記電子部品名、及び該複数の電子部品名の識別コードからなる座標データテーブルを記憶する座標データ記憶手段と、少なくとも、複数の上記子基板の上記多面取り親基板上におけるオフセット座標データ、及び各上記子基板の識別コードからなるオフセット座標データテーブルを記憶するオフセットデータ記憶手段と、該オフセットデータ記憶手段に記憶された上記オフセット座標データテーブルと上記座標データ記憶手段に記憶された上記座標データテーブルとに基づいて、上記多面取り親基板を1個の基板として処理する部品搭載プログラムのための全ての上記電子部品の搭載座標データを、上記オフセット座標データテーブル及び上記座標データテーブルに復元可能に展開する座標展開手段と、を備えて該座標展開手段により展開された上記搭載座標データに基づいて上記多面取り親基板へ上記電子

部品の実装を実行するための部品搭載プログラムを作成して該部品搭載プログラムにより部品の実装を実行するように構成される。

【0013】次に、請求項2記載の発明の電子部品搭載方法は、複数の子基板が接続してなる多面取り親基板の各上記子基板に複数の電子部品を夫々実装する電子部品搭載方法であって、少なくとも、基準の子基板の複数の部品搭載座標データ、該複数の部品搭載座標データに対応する複数の上記電子部品名、及び該複数の電子部品名の識別コードからなる座標データテーブルを記憶する部品データ記憶工程と、少なくとも、複数の上記子基板の上記多面取り親基板上におけるオフセット座標データ、及び各上記子基板の識別コードからなるオフセット座標データテーブルを記憶する子基板データ記憶工程と、該子基板データ記憶工程に記憶された上記オフセット座標データテーブルと上記部品データ記憶工程に記憶された上記座標データテーブルとに基づいて、上記多面取り親基板を1個の基板として処理する部品搭載プログラムのための全ての上記電子部品の搭載座標データを、上記オフセット座標データテーブル及び上記座標データテーブルに復元可能に展開する座標展開工程と、を備えて該座標展開工程により展開された上記搭載座標データに基づいて上記多面取り親基板へ上記電子部品の実装を実行するための部品搭載プログラムを作成して該部品搭載プログラムにより上記部品の実装を実行するように構成される。

【0014】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら説明する。図1(a)は、一実施の形態における部品搭載装置の外観斜視図、同図(b)は、その上部の保護カバーを取り外した斜視図、同図(c)は、その基台上に直接配置されている諸装置を示す平面図である。同図(c)は、同図(b)において基台上方に配置された後述するX軸レール、Y軸レール、作業塔などを取り除いて示している。

【0015】同図(a),(b),(c)に示すように、部品搭載装置(以下、装置本体)20は、回りを下保護カバー21に囲まれ、上方を上保護カバー22に覆われた基台23を備え、基台23の内部及び上部には各種の装置が配設されている。

【0016】基台23の内部には、基板を下から支持する支持プレート装置24や、ここには図示しないが各部を制御する後述する中央制御部を備えている。上保護カバー22の前部には液晶ディスプレイとタッチパネルからなる入力装置25が配設されており外部操作により各種の指示が入力される。

【0017】基台23の上には、中央に、固定と可動の1対の平行する基板案内レール26a及び26bが基板の搬送方向(X軸方向、図1(a),(b)では斜め右下から斜め左上方向)に水平に延在して配設される。これらの

基板案内レール26a及び26bの下部に接して図では定かに見えないがループ状の複数のコンベアベルトが走行可能に配設される。コンベアベルトは、それぞれ数ミリ幅のベルト脇部を基板案内レール26a又は26bの下から基板搬送路に覗かせて、ベルト駆動モータにより駆動され、基板搬送方向に走行し、基板の裏面両側を下から支持しながら基板を搬送する。

【0018】上記1対の基板案内レール26a及び26bを跨いで、基板搬送方向(X軸方向)と直角の方向(Y軸方向)に平行に延在する左右一対の固定レール(Y軸レール)27a及び27bが配設されている。これらY軸レール27a及び27bに長尺の移動レール(X軸レール)28が滑動自在に係合し、このX軸レール28に、基板に部品を搭載する作業を行う作業塔29が滑動自在に懸架されている。作業塔29には詳しくは後述する2つの作業ヘッドが配設されている。

【0019】基台23上には、Y軸方向駆動サーボモータが配設され、中央制御部からの指示により正逆両方向に自在に回転する。これにより、X軸レール28が駆動伝達系を介してY軸レール27a及び27bに沿って前後(Y軸方向)に進退する。このX軸レール28には可撓性の信号ケーブル31が連結される。また、X軸レール28には、X軸方向駆動サーボモータが配設され、中央制御部からの指示により正逆両方向に自在に回転する。これにより、他の駆動伝達系を介して作業塔29がX軸レール28上を左右(X軸方向)へ自在に移動する。この作業塔29には可撓性の信号ケーブル32が連結される。作業塔29は、信号ケーブル32及び信号ケーブル31を介して、中央制御部に接続され、これら信号ケーブル31及び32を介して中央制御部からは電力及び制御信号を供給され、また作業塔29から中央制御部へは基板上の作業すべき目標位置等の認識用データ(画像データ)を送信する。

【0020】基台23上の前部と後部に夫々部品カセット台33a及び33bが配設されている。前部の部品カセット台33aと固定の基板案内レール26aとの間に3個の部品認識用カメラ34、及びノズル交換器35が配設され、後部の部品カセット台33bと移動式の基板案内レール26bとの間にも3個の部品認識用カメラ36が配設される。

【0021】基板案内レール26aと26bの間の基板搬送路内には上述した基板支持プレート24が配置される。この基板支持プレート24は、基板案内レール26a及び26bとコンベアベルトによって前段の装置から搬入されてくる基板を下から上昇して支持すると共に位置決めピンを基板の位置決め孔に差し込んで基板を位置決めする。

【0022】上記の作業塔29の先端には部品を吸着・搭載する後述する作業ヘッドが上下に移動自在に配設されている。そして、上記の部品カセット台33a及び3

3bには基板に搭載すべき複数種類の部品毎に対応する部品テープカセットが着脱自在に予め装着される。作業塔29の2つの作業ヘッドは、上記の部品テープカセットから所望の部品を吸着して基板に搭載する。

【0023】ノズル交換器35は複数(図では6個示している)のノズル37を保持している。これらのノズル37は、夫々ノズル先端の大きさの異なるものがノズル交換器35に保持されている。部品認識用カメラ34(又は36)は、作業塔29の作業ヘッドが、部品カセット台33a(又は33b)上の部品テープカセットから部品をノズルに吸着して基板の上方へ移動する途上に待機し、作業ヘッドが吸着している部品を下方から撮像して保持位置偏差を検出する。

【0024】図2は、上記作業塔29の斜視図である。同図に示すように、作業塔29は、上述したように可撓性の帯状の信号ケーブル32によって装置本体の中央制御部に連結されている。この作業塔29は、その先端に2個の作業ヘッド38a及び38bと、基板位置認識用のヘッドカメラ39を備えている。作業ヘッド38(38a、38b)は、その先端に発光部41を備え、その下部に図1(c)に示したノズル37を着脱自在に装着している。ノズル37は、発光部41の照射光を拡散して部品の撮像背景を形成する光拡散板37-1と、部品カセット台33上の部品テープカセットから基板まで部品を吸着して移載するノズル部37-2とから成る。

【0025】図3は、基台23の内部に配設され、上記構成の部品搭載装置を制御して、部品搭載処理、特に多面取り基板へ複数ヘッドで効率良く部品を搭載する処理を実行する中央制御部の構成ブロック図である。同図において、中央制御部は、装置全体を制御するCPU(中央演算処理装置)42を有しており、そのCPU42には、バス43を介してROM(読み出し専用メモリ)44、RAM(読み書き自在なメモリ)45、画像処理部46、キー入力部47、及びI/O制御部48が接続されている。

【0026】ROM44は、制御や処理のプログラム、各種の処理データ等を記憶しておりこれらのプログラムやデータが、CPU42により読み出されて、後述する多面取り基板への効率の良い部品搭載処理が行われる。RAM45は、後述する基準子基板の座標データテーブルや各子基板のオフセット座標データテーブルを予め記憶する複数の領域と、画像認識により演算された偏差値データやこれらの演算過程で発生する中間データ等を一時的に記憶するワーク領域を備えている。これらのデータは、CPU42により参照され、或は更新される。

【0027】画像処理部46は、図1に示した部品認識用カメラ34及び36や図2に示した基板認識カメラ39を駆動し、その撮像アナログ信号をデジタル信号に変換し、内蔵のメモリにドットイメージで展開して、これをCPU42に転送する。キー入力部28は、入力装置

25の入力キーに接続されており、入力キーの外部からの操作信号をCPU42に出力する。

【0028】I/O制御部29には、コンベアベルトを駆動するベルト駆動モータのドライバ、X軸レールやY軸レールを駆動するサーボモータのドライバ、不図示の基板センサを駆動するドライバ、支持プレート装置24とその位置決めピンを昇降させるシリンダのドライバ、入力装置25の異常表示ランプ（警報ランプ）を駆動するドライバ、入力装置25の液晶ディスプレイを表示駆動するドライバ、フロッピーディスクやMD等の外部記憶装置を駆動してプログラムやデータを読み書きするドライバ等、各種のドライバが接続されている。

【0029】図4(a)は、親基板への部品搭載プログラムを作成するに際して用いられる本発明の基準子基板の座標データのテーブル54を示す図であり、ここでは例として3つの部品A、B、Cを取り上げて示している。部品Aには識別コードとしてのチップ番号(CHIP-No)1が付与されており、同様に部品Bにはチップ番号2、そして、部品Cにはチップ番号3が付与されている。また、座標データ（座標の位置データと搭載姿勢を示す角度データ、以下、単に座標データという）としてはX欄、Y欄及び θ 欄があり、チップ番号1の部品Aに対するX欄のデータは「10」、Y欄のデータは「10」、そして θ 欄のデータ「0」である。また、チップ番号2の部品Bに対するX欄のデータは「20」、Y欄のデータは「20」、そして θ 欄のデータ「90」である。また、チップ番号3の部品Cに対するX欄のデータは「10」、Y欄のデータは「30」、そして θ 欄のデータ「0」である。

【0030】同図(b)は、基準となる子基板上における上記各部品A、B及びCの搭載位置と搭載角度を示す搭載状態図である。同図(b)は横軸のX軸に座標値「10」及び「20」を示しており、縦軸のY軸には座標値「10」、「20」、「30」を示している。この座標系の原点(0,0)には基準となる子基板50の左下角が対応している。

【0031】同図(a)に示すチップ番号1の部品Aに対するX欄のデータ「10」、Y欄のデータ「10」及び θ 欄のデータ「0」は、同図(b)に示す基準となる子基板50上に示す部品Aの搭載位置座標と搭載角度を示している。チップ番号2の部品B及びチップ番号3の部品Cについても同様である。

【0032】図4(c)は、同様に親基板への部品搭載プログラムを作成するに際して用いられる本発明の各子基板の親基板上におけるオフセット座標データのテーブル55を示す図である。ここでは3つの子基板を取り上げて示しており、各子基板には識別コードとしての基板番号(PCB-No)が付与されている。すなわち1つ目の子基板には基板番号1が付与されており、同様に2つ目の子基板には基板番号2、そして、3つ目の子基板に

は基板番号3が付与されている。

【0033】また、オフセット座標データとしてはX欄、Y欄及び θ 欄があり、基板番号1の基板に対するX欄のデータは「20」、Y欄のデータは「20」、そして θ 欄のデータ「0」である。また、基板番号2の基板に対するX欄のデータは「60」、Y欄のデータは「20」、そして θ 欄のデータ「0」である。また、基板番号3の基板に対するX欄のデータは「100」、Y欄のデータは「20」、そして θ 欄のデータ「0」である。

【0034】同図(d)は、親基板上に配置された上記各子基板のオフセット値を示す設定状態図である。同図(d)は横軸のX軸に座標値「20」、「60」及び「100」を示しており、縦軸のY軸には座標値「20」を示している。同図(d)に示すように、基板番号1の子基板51の基準位置となる左下角の親基板上の座標は、同図(a)のテーブルで指定された座標値(20,20)である。基板番号2の基板52及び基板番号3の基板53についても同様であり、それらの基準位置となる左下角の親基板上の座標は、同図(a)のテーブルで指定された座標値(60,20)及び(100,20)である。これらの基板51、52及び53に搭載される部品A、B及びCの搭載角度は、図4(c)の θ 欄のオフセット値がいずれも「0」であるので、図4(a)に示すテーブルの θ 欄の基準搭載角度「0」、「90」、「0」がそのまま使用されて搭載されることになる。

【0035】図5は、上記の図4(a)、(c)に示す基準基板の座標データテーブル54及び各子基板の親基板上におけるオフセット座標データテーブル55から、親基板に搭載する全部品の座標を展開した図表である。同図に示す列欄54には、基板番号1、2、3の図4(d)に示した各子基板51、52、53毎に対応する図4(a)に示したと同様のフォーマットの搭載データが示されている。その内の列欄55に示す座標データは、図4(a)に示した基準基板の座標データに、図4(d)に示した各子基板51、52、53毎に対応する図4(c)に示した基板番号1、2、3のオフセット座標データを付加した座標データである。

【0036】例えば、子基板51の場合では、チップ番号1の部品Aに対するX欄、Y欄、 θ 欄の座標データ「30」、「30」、「0」は、図4(a)の基準基板の座標データ「10」、「10」、「0」に、夫々図4(c)のオフセット座標データの基板番号1のX欄、Y欄、 θ 欄の座標データ「20」、「20」、「0」を足したものである。他の子基板52、53の場合も同様である。

【0037】このように、本発明の展開座標データは、単に部品名と座標データのみではなく、部品及び子基板に夫々識別コードが付与されている。これらの識別コードは親基板への部品搭載実行のための上記展開座標データに基づいて自動的に作成される部品搭載プログラム

にも転記され記述される。

【0038】この部品搭載プログラムの自動作成に際しては、本発明の出願人により以前出願された特開平10-163678号公報に開示されているものと同様の処理を行う。勿論、他の方法を用いても良い。いずれにしても、展開座標データを用いて作成した部品搭載プログラムは、親基板を1個の基板とみなして部品の搭載を実行するものであるため部品搭載装置の持つ性能を存分に発揮させることができる。

【0039】図6(a)は、上記の特開平10-163678号公報に開示されているものと同様の処理を行って、図5の展開座標データから生成される部品搭載プログラムである。同図(a)に示すように、この部品搭載プログラムにも、部品識別コード(CHIP-No)と子基板識別コード(PCB-No)が転記されて記述されている。部品搭載装置が部品を多面取り親基板に搭載するときは、この部品搭載プログラムに従って動作する。すなわち、多面取り親基板を1個の基板とみなして効率良く部品の搭載を実行する。

【0040】一方、この部品搭載プログラムによる部品搭載位置を微調整するなどの必要が発生した場合、図6(a)の部品搭載プログラムから子基板識別コード(PCB-No)が「1」となっている搭載データのみを抽出し、これら抽出した搭載データの座標データから、図4(c)に示すオフセット座標データテーブル55のPCB-No1のオフセット座標データを減算したテーブルを作成する。

【0041】図6(b)は、そのようにして作成したテーブルを示している。例えば、図6(a)の部品搭載プログラムの1行目の搭載データ「30、30、0」は、図4(c)のオフセット座標データテーブルのPCB-No1のオフセット座標データ「20、20、0」を減算するので、図6(b)のテーブルの1行目に示すように座標データ「10、10、0」になる。図6(a)の部品搭載プログラムの7行目及び8行目の搭載データについても同様に図4(c)のオフセット座標データテーブルのPCB-No1のオフセット座標データ「20、20、0」を減算して、座標データ「10、30、0」及び座標データ「20、20、90」になる。

【0042】この図6(b)に示すテーブルは、図4(a)に示した基準子基板の座標データテーブル54の2行目と3行目が入れ代わっているだけで、内容は同一のものである。すなわち、このように、必要に応じて部品搭載プログラムから基準子基板の座標データテーブル54を容易に復元することができる。

【0043】この復元した座標データテーブルの1番目の座標データ「10、10、0」を例えば「10、5、10、0」に修正した場合は、その補正量は「0、5、0、0」である。この場合は、図6(a)に示す部品搭載プログラムにおいて、図6(b)に示すテーブルの1行目

のCHIP-Noである1番と同じCHIP-Noの「1」を持つ搭載データの全てに、上記の補正量「0、5、0、0」を加算する。その結果、図6(a)に示す部品搭載プログラムの1行目、2行目及び3行目の搭載データは、夫々「30、5、30、0」、「70、5、30、0」及び「110、5、30、0」に変更される。

【0044】また、子基板全体をオフセットしたい場合は、図4(c)に示したオフセット座標データテーブルの座標を直接編集(修正)する。このように、データ管理はパターンリピートやステップリピート等のリピート方式と全く同様に行うことができる。そして、部品搭載処理の実行では、図6(a)に示す部品搭載プログラムによって、多面取り親基板を1個の基板とみなして処理する能率のよい部品搭載を実現することができる。

【0045】

【発明の効果】以上詳細に説明したように、本発明によれば、多面取り親基板を1個の基板として処理する部品搭載プログラムでありながら、データ管理をリピート方式で行うことができるので、部品搭載処理の実行を通常の座標展開処理をして行う場合と同等の能率で部品搭載装置の性能を出すことができると共に、データの編集では1個の子基板のデータに対する編集だけでよいので、事前の段取り作業を行うオペレータの作業工数が増加することがなく、したがって、全体として作業能率が向上する。

【図面の簡単な説明】

【図1】(a)は一実施の形態における部品搭載装置の外観斜視図、(b)はその上部の保護カバーを取り外した斜視図、(c)はその基台上に直接配置されている諸装置を示す平面図である。

【図2】一実施の形態における部品搭載装置の作業塔の斜視図である。

【図3】一実施の形態における部品搭載装置の基台内部に配設される中央制御部の構成ブロック図である。

【図4】(a)は本発明のプログラム作成に用いられる基準子基板の座標データテーブルを示す図、(b)は基準子基板上における各部品の搭載位置と搭載角度を示す搭載状態図、(c)は本発明のプログラム作成に用いられる各基板の親基板上におけるオフセット座標データのテーブルを示す図、(d)は親基板上に配置された各子基板のオフセット値を示す設定状態図である。

【図5】基準基板の座標データテーブル及び各子基板の親基板上におけるオフセット座標データテーブルから親基板に搭載する全部品の座標を展開した図表である。

【図6】(a)は多面取り親基板を1個の基板として処理する本発明に係わる部品搭載プログラムの例を示す図、(b)はその部品搭載プログラムから復元された基準基板の座標データテーブルを示す図である。

【図7】(a)、(b)、(c)は従来の多面取り基板に部品を搭載する作業の代表的例を3例取り上げて模式的に示す図

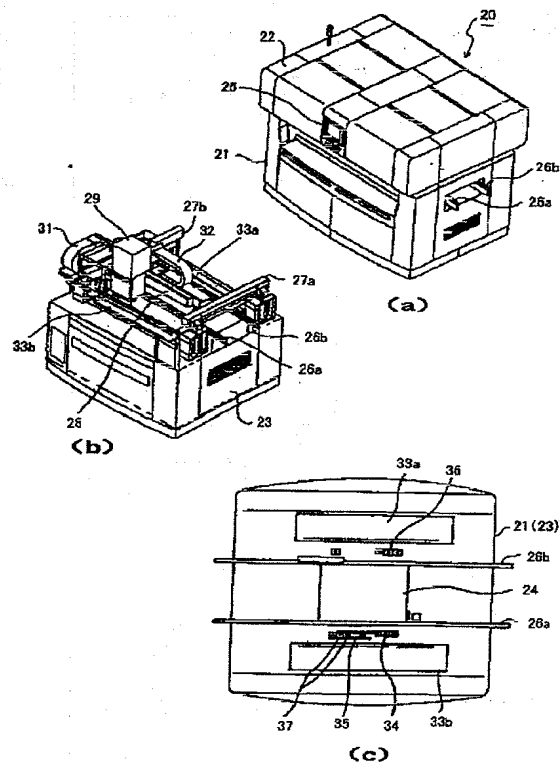
である。

【符号の説明】

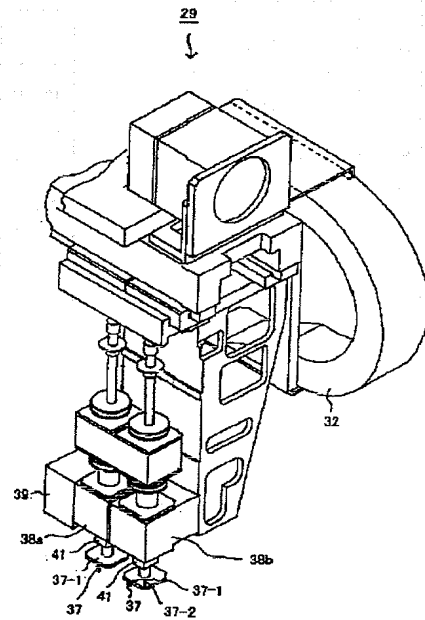
- 1、5、11 親基板
- 2、3、4、6、7、8、12、13、14 子基板
- A、B、C 部品
- 20 部品搭載装置（装置本体）
- 21 下保護カバー
- 22 上保護カバー
- 23 基台
- 24 基板支持プレート
- 25 入力装置
- 26a、26b 基板案内レール
- 27（27a、27b） 固定レール（Y軸レール）
- 28 移動レール（X軸レール）
- 29 作業塔
- 31、32 信号ケーブル
- 33a、33b 部品カセット台
- 34、36 部品認識用カメラ

- 35 ノズル交換器
- 37 ノズル
- 37-1 光拡散板
- 37-2 ノズル部
- 38（38a、38b） 作業ヘッド
- 39 ヘッドカメラ
- 41 発光部
- 42 CPU（中央演算処理装置）
- 43 バス
- 44 ROM（読み出し専用メモリ）
- 45 RAM（読み書き自在なメモリ）
- 46 画像処理部
- 47 キー入力部
- 48 I/O制御部
- 50 基準の子基板
- 51、52、53 親基板上の子基板
- 54 座標データテーブル
- 55 オフセット座標データテーブル

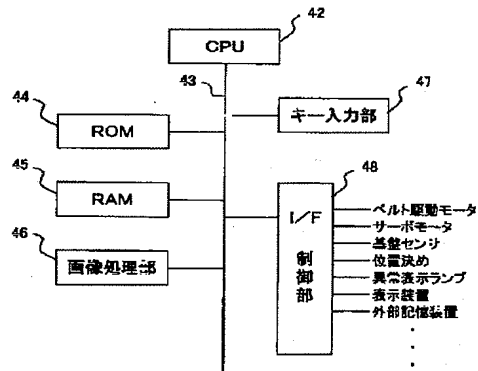
【図1】



【図2】



【図3】



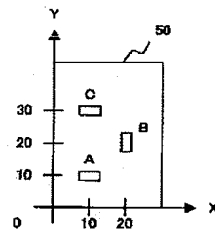
【図5】

54						
55						
x	y	θ	部品	CHIP NO	PCB NO	
30	30	0	A	1	1	51
40	40	90	B	2	1	
30	50	0	C	3	1	
70	30	0	A	1	2	52
80	40	90	B	2	2	
70	50	0	C	3	2	
110	30	0	A	1	3	53
120	40	90	B	2	3	
110	50	0	C	3	3	

ベース基板の座標

X	Y	θ	部品	CHIP NO
10	10	0	A	1
20	20	90	B	2
10	30	0	C	3

(a)



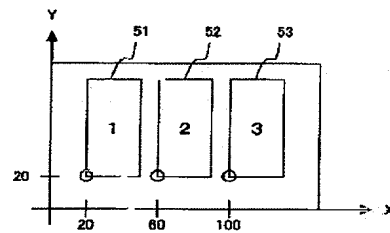
(b)

【図4】

各基板のオフセット座標

X	Y	θ	PCB NO
20	20	0	1
60	20	0	2
100	20	0	3

(c)



(d)

【図6】

x	y	θ	部品	CHIP NO	PCB NO	部品 リール
30	30	0	A	1	1	10
70	30	0	A	1	2	10
110	30	0	A	1	3	10
120	40	90	B	2	3	12
110	50	0	C	3	3	14
70	50	0	C	3	2	14
30	50	0	C	3	1	14
40	40	90	B	2	1	12
80	40	90	B	2	2	12

(a)

x	y	θ	部品	CHIP NO	部品 リール
10	10	0	A	1	10
10	30	0	C	3	14
20	20	90	B	2	12

(b)

【図7】

